

## VIII-O-3

### THIẾT KẾ MẠCH VLSI TÌM KIẾM THỨ BẬC DÙNG KỸ THUẬT MIỀN THỜI GIAN

*Bùi Trọng Tú<sup>1</sup>, Tadashi Shibata<sup>2</sup>*

<sup>1</sup>Khoa Điện tử-Viễn thông, Trường ĐH Khoa học Tự nhiên – ĐHQG Tp.HCM

<sup>2</sup>Trường ĐH Tokyo, Nhật Bản

#### Tóm tắt

Trong bài báo này tác giả sẽ trình bày một thiết kế VLSI công suất thấp, diện tích nhỏ của mạch tìm kiếm thứ bậc dùng trong các hệ thống xử lý thông minh. Thiết kế dùng kỹ thuật miền thời gian do vậy nó kế thừa được tính chính xác và tính linh động của các thiết kế số, cũng như tính nhỏ gọn và tiêu tán công suất thấp của thiết kế tương tự. Chức năng định vị đối tượng là tiêu chí được đặt lên chính yếu, chức năng lọc đóng vai trò thứ yếu. Thiết kế được cụ thể hóa bằng mạch VLSI dùng công nghệ CMOS 0.18 $\mu$ m. Kết quả thực nghiệm cho thấy chip thử nghiệm tiêu tán công suất nhỏ cỡ 132.3  $\mu$ W ứng với trường hợp 8 ngõ vào.

### A VLSI IMPLEMENTATION OF RANK-ORDER SEARCHING CIRCUIT EMPLOYING TIME-DOMAIN TECHNIQUES

*Bui Trong Tu<sup>1</sup>, Tadashi Shibata<sup>2</sup>*

<sup>1</sup>Faculty of Electronics – Telecommunications, University of Science – VNU HCMC

<sup>2</sup>Tokyo University, Japan

#### Abstract

In this paper, we present a compact and low-power rank-order searching (ROS) circuit for building associative processors and rank-order filters (ROFs) by employing time-domain computation techniques. As a result, the architecture inherits the accuracy and programmability of digital implementations as well as the compactness and low-power consumption of analog ones. We aim to implement identification function as the first priority. Filtering function would be easily implemented once the location identification function has been carried out. The prototype circuit was designed and fabricated in a 0.18  $\mu$ m CMOS technology. It consumes only 132.3  $\mu$ W for an eight-input configuration.