

II-P-1.12

THIẾT KẾ BỘ VI XỬ LÝ SỬ DỤNG MẠCH TÍCH HỢP BẤT ĐỒNG BỘ

Nguyễn Chí Nhân, Bùi Chính Hiền

Khoa Vật lý - Vật lý Kỹ thuật, Trường ĐH Khoa học Tự nhiên - ĐHQG Tp.HCM

Tóm tắt

Không giống như bộ vi xử lý thông thường, bộ vi xử lý bất đồng bộ không có xung clock trung tâm để điều phối luồng dữ liệu thông qua đường ống. Thay vào đó, các giai đoạn của CPU được điều phối bằng cách sử dụng các thiết bị logic được gọi là "kiểm soát đường ống" hoặc "bộ sắp xếp dây FIFO". Về cơ bản, bộ điều khiển đường ống định thời gian cho giai đoạn tiếp theo khi giai đoạn hiện tại đã hoàn tất. Bằng cách này, bộ xung clock trung tâm là không cần thiết. Các thành phần chính bên trong CPU bất đồng bộ cũng giống như của CPU đồng bộ, bao gồm: ALU, multiplexors, đơn vị điều khiển, thanh ghi. Tuy nhiên, chúng tôi cần phải sửa đổi tất cả các thành phần trên thành mạch bất đồng bộ, có nghĩa là chúng tôi cần phải nghiên cứu và thực hiện việc thiết lập hệ thống theo cơ chế bắt tay (handshaking) hoặc đặt lại (reset), và các cổng logic bất đồng bộ.

Từ khóa: Bộ vi xử lý, mạch bất đồng bộ, đường ống, cơ chế bắt tay, cổng logic bất đồng bộ

CPU (CENTRAL PROCESSING UNIT) DESIGN USING ASYNCHRONOUS INTEGRATED CIRCUIT

Nguyen Chi Nhan, Bui Chinh Hien

Faculty of Physics-Engineering Physics, University of Science - VNU HCMC

Abstract

Unlike a conventional microprocessor, a clockless microprocessor (asynchronous CPU) has no central clock to coordinate the progress of data through the pipeline. Instead, stages of the CPU are coordinated using logic devices called "pipeline controls" or "FIFO sequencers." Basically, the pipeline controller clocks the next stage of logic when the existing stage is complete. In this way, a central clock is unnecessary. The major components of the asynchronous CPU are same as that of a synchronous CPU: the ALU, multiplexors, controls, registers and such. However, we will need to modify all of the components to be asynchronous, which means we need to research and implement a reset or handshaking system, and asynchronous logic gates.

Key words: CPU, asynchronous circuit, pipeline, handshaking, asynchronous logic gates.