

VIII-P-7

TỐI ƯU CÔNG SUẤT TIÊU TÁN Ở VI MẠCH

Nguyễn Thị Đê¹, Nguyễn Hữu Phương²

¹Khoa Điện - Điện tử, Trường ĐH Công nghệ Sài Gòn

² Khoa Điện tử-Viễn thông, Trường ĐH Khoa học Tự nhiên – ĐHQG Tp.HCM

Tóm tắt

Giảm công suất tiêu tán là một trong những nhân tố then chốt góp phần nâng cao hiệu suất của vi mạch. Bài báo này gồm 3 phần:

- Mô phỏng mối quan hệ giữa công suất tiêu tán với các thông số của mạch.
- Trình bày một số kỹ thuật để tối ưu công suất tiêu tán của mạch.
- Thực hiện thiết kế đến mức layout một mạch số cụ thể và ước lượng công suất tiêu tán. Thiết kế được thực thi bằng phần mềm Cadence theo công nghệ 180nm.

POWER DISSIPATION OPTIMIZATION FOR VLSI

Nguyen Thi De, Nguyen Huu Phuong

Saigon University of Technology

Faculty of Electronics – Telecommunications, University of Science – VNU HCMC

Abstract

Reduction of power dissipation is one of the significantly critical factors that contribute to enhance performance of VLSI systems. This paper includes 3 parts:

- Present a Matlab simulation of power dissipation related to various circuit parameters.
- Review several techniques for power dissipation optimization.
- Design up to layout level a specific digital circuit to estimate the power dissipation. The design is implemented in 180nm technology using Cadence software.